

太陽電池セル一体型用DC/DCコンバータの開発

Development of DC/DC Converter for the Integrated Use with Solar Cell

深江 公俊 *¹

Kimitoshi FUKAE

近藤 博志 *²

Hiroshi KONDO

豊村 文隆 *²

Fumitaka TOYOMURA

竹原 信善 *²

Nobuyoshi TAKEHARA

鈴木 正毅 *²

Masaki SUZUI

小西 正暉 *²

Masaki KONISHI

Abstract

Low profile, highly efficient DC/DC converter for the integrated use with solar cell was developed. Weighted average conversion efficiency reached 93.8% with boosting DC 1.4V up to 420V. The thickness of the converter remains 5.2mm and other dimensions are 70mm long and 30mm wide. These results were achieved by introducing the optimal design method using power loss simulation, an improved winding method of transformer to reduce leakage inductance and thickness, and an optimal switching duty control.

キーワード: 薄膜シリコン太陽電池、DC/DC コンバータ、プッシュプル、薄型トランス、低損失、高昇圧比、損失シミュレーション、加重平均効率、漏れインダクタンス

Key Words: thin-film silicon solar cell, DC/DC converter, push-pull, low profile transformer, low loss, high boost ratio, power loss simulation, weighted average efficiency, leakage inductance

1. まえがき

太陽電池の普及が急速に進展する中、更なるコストダウンの実現に向け薄膜系太陽電池の登場が期待されている。ロール・ツ・ロール製造装置を用いてステンレス基板上にアモルファスシリコン及び微結晶シリコンを製膜することで、長尺大面積太陽電池セルを形成することができる¹⁾。太陽電池セルの動作電圧は1～1.5V程度であるため、従来、セルを切断した上で直列接続することで昇圧し、モジュール化している。一方、単一のセルと一体的に昇圧コンバータを搭載することが出来れば次のようなメリットが期待できる。

- ・セルの切断、直列接続、及びバイパスダイオードの取付けが不要となり、モジュール化コスト及び信頼性の点で有利となる。

- ・一枚のステンレスシート状のモジュールとできるため、機械的強度が増し、取扱いが容易になることから、コンクリートブロックの表面や既設建築物の表面などに、容易に接着施工することが可能となり、太陽光発電システムの設置コストを低減できる^{2) 3)}。

- ・将来、インバータを一体化することで、セル単位の最適動作点追従が可能となり、日射や性能ばらつきによる出力ロスを最小限に留めることができるようになる⁴⁾。

単一太陽電池セル毎に昇圧コンバータを搭載すると言うコンセプトは既に欧州の研究者らによって提案されており回路も試作されている。プッシュプル回路を用いて入力電圧1.4Vを350Vに昇圧しており、最高変換効率は95%、定

格出力では91%を実現している⁵⁻⁷⁾。著者らは、単一の太陽電池セルと一体的に実装する為の薄型で高効率な昇圧コンバータの開発に取り組んでいる。本論文では、損失シミュレーションに基づくトランス及び回路の最適設計、薄型で漏れインダクタンスの少ないトランスの製作、及び試作回路の製作と性能測定結果について報告する。

2. 目標仕様

DC/DC コンバータは太陽電池セルと一体化されることから、以下の様な要求仕様が発生する。

(1) **入出力** 一体化の対象となる太陽電池セルの基準動作条件(1kW/m², AM1.5, NOCT)での最大出力をDC1.4V、24Wとし、DC/DC コンバータの定格入力を20Wとする。一方、出力電圧はインバータとのリンク電圧であるDC320V以上とする。

(2) **薄型** 太陽電池セルと一体化してモジュール実装することを想定しているため、DC/DC コンバータの薄型化は必須である。今回の試作では目標を厚さ5mmとした。

(3) **加重平均効率** ユーザにとって最も重要な評価指標である発電コストと言う観点で見た場合、電力変換部分の変換効率は太陽電池セルの変換効率と同等の経済的意味を持つ。太陽電池セルの出力はゼロから24Wまで変動するため、電力変換部分の変換効率は特定の入力電力の時だけ高い効率が出せるというのでは意味が無く、入力電力が常に変動する中、年間を通しての発電効率が最大となるような回路設計が必要である。加重平均効率(Weighted average efficiency)とは、入力電力の水準別変換効率に対して、全国11地域での平均日射条件下で1年間に得られる日射強度別積算日射量で重み付け平均をとった変換効率のことであり、

*¹ キヤノン(株) (〒146-8501 東京都大田区下丸子3-30-2)

e-mail: fukae.kimitoshi@canon.co.jp

*² キヤノン(株)

(原稿受付: 2004年7月5日)

実使用での効率に近い値が得られる。加重平均効率 (η_{wt}) の算出式を次に示す⁸⁾。

$$\eta_{wt} = 0.11 \eta_{1/8} + 0.22 \eta_{3/8} + 0.29 \eta_{5/8} + 0.38 \eta_{7/8} \quad (1)$$

ここで、 $\eta_{1/8}$ とは定格入力 20W の 1/8 の負荷 (2.5W) 時の変換効率である。以下、3/8、5/8、7/8 も同様である。加重平均効率の目標を 93% とした。

(4) 広い動作温度範囲 DC/DC コンバータは太陽電池セル表面に搭載されるため、直射日光を受ける。夏場はセル温度が 70℃ を超える。その中で、性能を維持しながら太陽電池セルと同等の寿命が要求される。

目標仕様を表 1 にまとめた。

Table 1 Target Specifications.

Weighted average efficiency	93 %
Thickness	5 mm
Input voltage	0.7 ~ 1.8 V
Input current	0 ~ 18 A
Output voltage	320 ~ 430 V
Ambient temperature	-20 ~ 60 °C

3. 基本設計

3.1 回路方式

絶縁型 DC/DC コンバータには、フォワード型、ハーフブリッジ型などがある。ここでは、比較的低い周波数で効率を出しやすいこと、コア内の磁化方向が交互に入れ替わる為に磁化のリセット回路が不要であること、またコアの利用効率が高いことからプッシュプル回路を選択した。回路図を図 1 に示す。トランスを 2 個使用し、一次側では並列接続し、二次側では直列接続した。二次側での整流はダイオードフルブリッジとした。センタータップ方式に比べダイオード導通損失は倍になるが、トランス一個当たりの二次側巻線量が半分で済む為、厚みを抑えることができる。

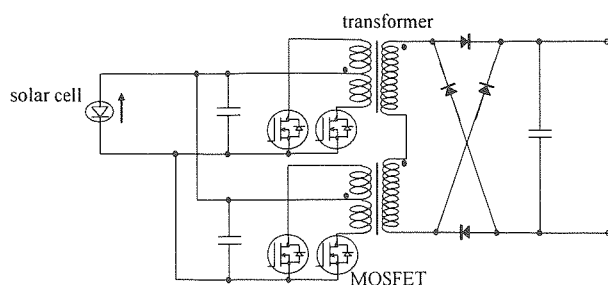


Fig.1 Circuit diagram of DC/DC converter.

3.2 スイッチング周波数

トランスに電圧が印加された時のトランスコアの最大磁束密度と、スイッチのオンタイムとの関係を式 (2) に示す。

$$B_m = V_{in} t_{on} / (N_p S) \quad (2)$$

ここで、 B_m : 最大磁束密度 [T]、 V_{in} : 矩形波入力電圧の波高値 [V]、 t_{on} : スwitchのオンタイム [秒]、 N_p : 一次側巻数、 S : コアの有効断面積 [m^2] である。トランスのコアにおける電力損失は後述するように B_m の 2~3 乗に比例する。スイッチング周波数を大きくすれば、 t_{on} は小さくなり、 B_m は小さくなるため、コア損失を低減でき、トランスの小型化ができる。反面、スイッチングロスやノイズが大きくなることから、電圧共振回路や部分共振回路の利用が考えられるが、ここでは、できるだけ単純な回路で、デューティを可変としたいことから、30 kHz でのハードスイッチングとした。

3.3 コア材とコア形状の選択

太陽電池セルは夏場の日射下では 70℃ になる。広い温度範囲においてコア損失が低く抑えられることが望ましい。ここでは、TDK 社製 PC-95 材 (透磁率 $3300 \pm 25\%$ 、飽和磁束密度 530mT、Mn-Zn 系フェライトコア)⁹⁾ を用いた。コア形状としては目標厚みを実現するためにコア材厚み 3mm の EE 型コアを用いた。図 2 に平面図及び断面図を示す。一次側巻線には平角銅線を使用し、二次側巻線にはポリウレタン銅線 (UEW) を使用した。

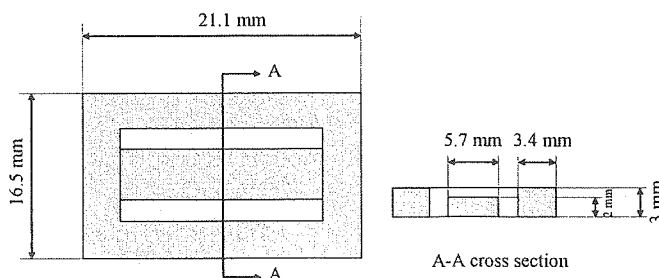


Fig.2 EE core dimensions.

4. 電力損失シミュレーションによる最適設計

図 2 のコアを用いて目標厚みを実現しながら目標とする加重平均効率を如何に実現するかが最適設計の意図するところである。ここで独立した設計パラメータとしては、トランス数、一次巻線の巻数、一次巻線の厚みが考えられる。二次巻線の合計巻数はいつでも一次巻線の 300 倍であり、また、二次巻線の線径は許容厚みから従属的に決まってしまう。一次巻線の巻数を増やすと二次巻数も増加し同時に線径は細くなるので直流抵抗が増加しインダクタンスも増大する。一方、線径が細くなる分、表皮効果は小さくなる。一次巻線を厚くすると二次巻線の線径は小さくなり抵抗損失のバランスが変化する。トランスの数については、一次

側を並列接続し、二次側を直列接続することでトランスの個数を増やしてゆくことができるが、同一コア形状のトランスを増やすと、それに伴い基板面積が増加してしまうので、トランスの厚みと設置面積を同一に維持しながらトランスの長さを変化させた。

これらの設計自由度の中で、最適解を求めるために、まず、回路内の損失を定式化し、損失をスイッチのオンタイムと入力電力の関数として表現する。その上で、入力電力毎の最適効率（最小損失）を求め、その結果を用いて加重平均効率を求める。その加重平均効率を最大とする設計パラメータが最適解となる。

4.1 電力損失の定式化

図 1 に示したプッシュプル DC/DC コンバータ回路においてスイッチング周波数を固定した場合、回路内での電力損失は次のように表現できる。

(1) コア損失 (P_{cv}) トランスのコア損失は渦電流損とヒステリシス損よりなる。メーカーの技術資料より周波数 30kHz のときのコア損失は最大磁束密度 (B_m) の約 2.53 乗⁹⁾ に比例し次式で表せる。

$$P_{cv} = 3.03 \times 10^6 V_e (V_{in} t_{on} / (N_p S))^{2.53} \quad (3)$$

ここで、 V_e はコアの有効体積である。

(2) MOSFET でのスイッチング損失 (P_{sw}) スwitchング損にはターン・オン損 (P_{on}) とターン・オフ損 (P_{off}) が考えられる。スイッチオン時の電流の立ち上がり時間を t_r 、オフ時の立下り時間を t_f とし、遷移時間での電流、電圧の変化を直線近似すると、 P_{on} 、 P_{off} はそれぞれ (4) 式、(5) 式となる。

$$P_{on} = t_r^2 P_{in} / (3 t_{on}^2) \quad (4)$$

$$P_{off} = V_{off} t_f P_{in} / (3 V_{in} t_{on}) \quad (5)$$

ここで、 P_{in} は入力電力 [W]、 V_{off} はスイッチをオフした直後の MOSFET のドレイン・ソース間電圧のピーク値である。

(3) 制御損失 (P_c) MOSFET の駆動電源の損失。これは、周波数一定下では一定と考えられる。

(4) 一次側導通損 (P_{rp}) 一次側導通抵抗は一次側基板配線抵抗、MOSFET のオン抵抗、及び、一次巻線の抵抗よりなる。これを R_p とおき、スイッチング周期を T とおけば、 P_{rp} は次式で与えられる。一次側の電流波形は右肩上がりの鋸歯波形とした。

$$P_{rp} = 2 R_p T P_{in}^2 / (3 V_{in}^2 t_{on}) \quad (6)$$

次に、二次側での損失を求める。二次側での電流波形はオンタイム (t_{on}) によって異なる。 t_{on} が短くスイッチのオフ期間にトランスが励磁電流を放出し切る場合 (ケース 1) と、逆に t_{on} が長くオフ期間に励磁電流を放出し切れない場

合 (ケース 2) が考えられる。

(5) 二次側導通損 (P_{rs}) 二次側抵抗 (R_s) は、実質的に二次巻線の抵抗よりなる。ケース 1 の場合の損失は次式で表される。

$$P_{rs} = (2 R_s / 3 T) \times (i_{2p}^2 t_{on} + i_{2p}^2 t_0) \quad (7)$$

ここで、 i_{2p} はオン時のトランス二次側でのピーク電流値 [A]、 i_{2p}^* はオフ時に放出される励磁電流の初期値 [A]、 t_0 は放出される励磁電流がゼロになるまでの時間 [秒] でありそれぞれ次式で与えられる。

$$i_{2p} = N_p P_{in} T / (N_s V_{in} t_{on}) \quad (8)$$

$$i_{2p}^* = N_p V_{in} t_{on} / (N_s L_p) \quad (9)$$

$$t_0 = i_{2p}^* L_s / V_{C2} \quad (10)$$

ここで、 N_s は二次側巻線総数、 L_p は一次巻線の合成インダクタンス [H]、 L_s は二次巻線の合成インダクタンス [H]、 V_{C2} は二次側平滑コンデンサの電圧 [V] である。

また、ケース 2 の場合は次式となる。

$$P_{rs} = (2 R_s / T) \times \{ i_{2p}^2 t_{off} - i_{2p}^* V_{C2} t_{off}^2 / L_2 + (V_{C2} / L_2)^2 t_{off}^3 / 3 + (i_{2p} - z)^2 t_{on} / 3 + i_{2p} z t_{on} \} \quad (11)$$

ここで、 z はオフ期間での励磁電流放出の残存分を示しており、次式で与えられる。

$$z = i_{2p}^* - V_{C2} t_{off} / L_2 \quad (12)$$

(6) ダイオード損失 (P_d) ダイオードは非線形特性の素子であり、損失を定式化し難い。ここでは、順方向降下電圧を V_f 、順方向電流を I_f として電流電圧特性を次のように近似した。

$$V_f = 1.89 I_f^{0.098} \quad (13)$$

この式を用いて、ケース 1 の場合の損失は次式となる。

$$P_d = (3.61 / T) \times \{ i_{2p}^{1.098} t_{on} + i_{2p}^{1.098} t_0 \} \quad (14)$$

また、ケース 2 では次式となる。

$$P_d = (3.61 / T) \times \{ t_{on} (i_{2p}^{2.098} - z^{2.098}) / (i_{2p} - z) - (z^{2.098} - i_{2p}^{2.098}) L_2 / V_{C2} \} \quad (15)$$

以上より、合計損失 (P_t) は次式となる。

$$P_t = P_{cv} + P_{on} + P_{off} + P_c + P_{rp} + P_{rs} + P_d \quad (16)$$

入力電力 (P_{in}) に対する合計損失の比 (損失率) を γ とす

れば損失率 (Y) は次式となる。

$$Y = P_e / P_{in} \quad (17)$$

また、変換効率 η は $1-Y$ として求めることができる。

4.2 実数によるシミュレーション結果

さて、上記 (17) 式に、適当な実数を設定して最適解を探索する。

4.2.1 入力電力、オンタイムと損失率の関係

図 2 の断面形状を有する EE 型コアを二個用い、一次巻線の巻数を 3 ターン、厚みを 0.6mm とした場合の損失率 (power loss rate) を、スイッチのオンタイムと入力電力の関数として表した結果を図 3 に示す。

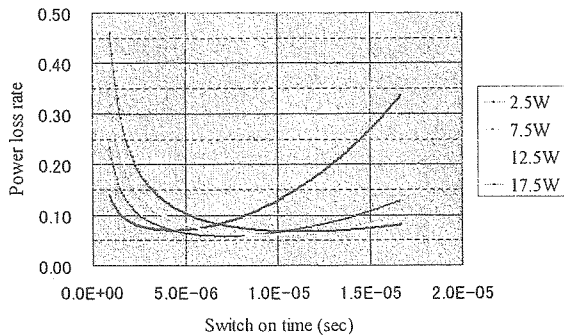


Fig.3 Power loss rate at 3-turn primary winding with 0.6mm thick rectangular copper wire.

入力電力が小さい時はオンタイムの小さいところに最高効率があり、入力電力が大きいときはオンタイムの大きいところに最高効率がある。日射強度の変化に応じてオンタイムを適切に変化させるとここで常に最適効率を維持できることが分かる。スイッチのデューティ制御にこれを反映する。

4.2.2 一次巻線厚み・巻数と最適加重平均効率

図 3 の各入力電力における最高効率に式 (1) の係数を掛けて合計することで、加重平均効率を求めることができる。一次巻線の巻数と厚みを変化させたときの加重平均効率の変化を図 4 に示す。

この結果より、トランスを 2 個使用した場合、一次巻線の巻数を 3 ターン、厚みを 0.58mm としたときに、最高加重平均効率 93.6% が得られることが分かる。この時、一次巻線の幅は 2.0mm となり、二次巻線の銅芯線の直径は 0.1φ となる。実際の設計においては JIS 規格に規定されておりより入手しやすい厚みである 0.6mm を選択する。図 4 から分かるようにこの場合でも加重平均効率は殆ど変わらない。

4.2.3 最適トランス数

トランスの厚み、コア材の幅方向断面形状、そして、トランスの合計設置面積を一定に保ちながらトランスの数を変化させると、計算上はトランスを 1 個とした場合、つまり、図 2 の倍の長さ (42.2mm) のコアを用いた時に最高の加

重平均効率 (93.9%) が得られる。但し実際にはこのサイズ

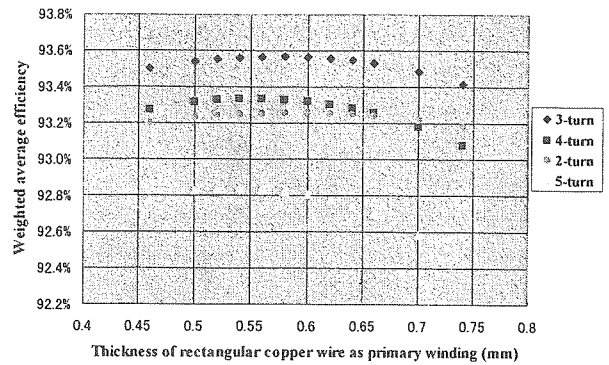


Fig.4 Weighted average efficiency with the variation of thickness and turn-number of primary winding in the case of using two transformers.

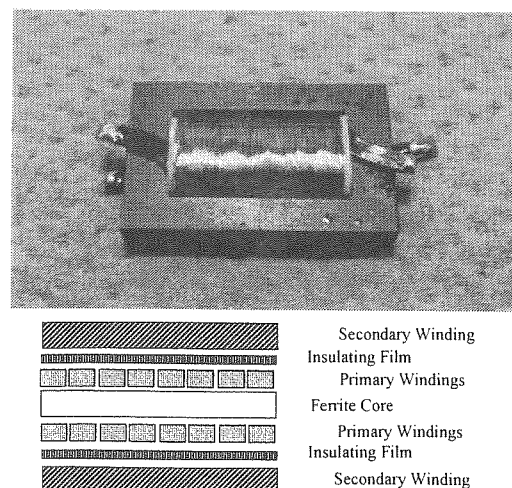
は製造し難く、また割れ易くなることからフレキシブルな太陽電池との一体化がし難くなる。従って、ここでは現実的な選択としてトランス数を 2 個とした。

5. トランスの製作とその特性

上記損失シミュレーション結果を踏まえてオリジナルのトランスを製作した。

5.1 ボビンレス構造

トランス単体の写真を図 5 に示す。図 2 に示したコアを用い、一次巻線として厚み 0.6mm、幅 2mm の平角銅線を筒状に 3 ターン巻回形成し、その上に絶縁フィルムを介して 2 次巻線 (線径 0.1φ、ポリウレタン銅線) を 450 回巻回



Core Type : EE type

Core Material : Mn-Zn Ferrite

Primary Winding : rectangular magnet wire

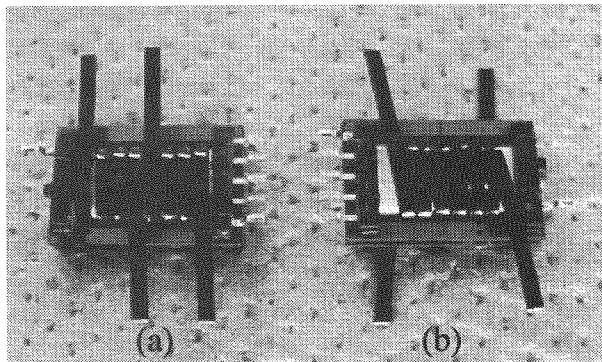
Secondary Winding : polyurethane coated wire

Fig.5 Prototype Transformer.

形成している。この構造によりボビンレスが実現できトランスの厚みを抑えることができる。

5.2 巻線間結合度改善

巻線間の磁気結合度が低いと、漏れインダクタンスと回路内容量成分との共振により、MOSFET のドレイン・ソース間電圧 (V_{ds}) がリンギングを起し、効率低下につながる。プッシュプル回路を採用した本ケースでは、一次巻線が二本存在し、一次・二次巻線間の結合だけでなく、一次巻線同士間の結合度も重要である。一方の巻線が発生する磁束が漏れ磁束なく他方に鎖交する状態が最良の結合状態である。巻数が多い場合は、厚み方向に交互に積層することで良好な結合が得られる。ここでは、巻数は3ターンと少なくまた、厚み方向に重ねて巻きつけることは、トランスの薄型化の大きな妨げとなってしまう。そこで、図 6 (b) に示すような巻線方法を採用した。二本の一次巻線は巻線が幅方向に交互に巻かれている。また、銅線の取り出しを上下両面から行うことで、巻数を一卷削減し、その分銅線幅を広くして抵抗を下けている。(a) は比較例として、同じ巻き方の巻線 2 個が隣接して配置されたものである。



(a) individual winding (b) interleaved winding

Fig.6 Comparison of the turning method of primary winding.

5.3 巻線間結合係数の測定

図 6 の二つの巻き線法について、一次巻線同士間の結合係数および一次、二次巻線間の結合係数の測定を行った。結合係数の測定は「JIS C 5321 開放短絡法」に準拠して求めた。測定結果を表 2 に示す。表に示したように、一次巻線同士間の結合が比較例(a)に対して 34%改善していることがわかる。比較例においては、一方の巻線が発生する磁束が他方に鎖交しきらずに空中へ逃げる比率が高くなるために良い結合が得られないと思われる。

Table 2 Measurement result of coupling coefficient.

	(a)	(b)
primary-primary	0.650	0.871
primary-secondary	0.995	0.998

5.4 V_{ds} のリンギングの低減

図 6 に示す(a)、(b)それぞれのトランスを用いた場合における、MOSFET のドレイン・ソース間の電圧 (V_{ds}) 波形を測定した。この結果を図 7 に示す。破線で囲まれた部分に示されるように (a) のトランスを用いた回路に比べ、(b) のトランスを用いた回路では、MOSFET の OFF 時のリンギングが大幅に減少している。これは表 2 の結果が示すように巻線間の結合度が向上したことによる漏洩インダクタンスの減少による効果と推測される。リンギングの低減は効率向上にも寄与しているものと考えられる。

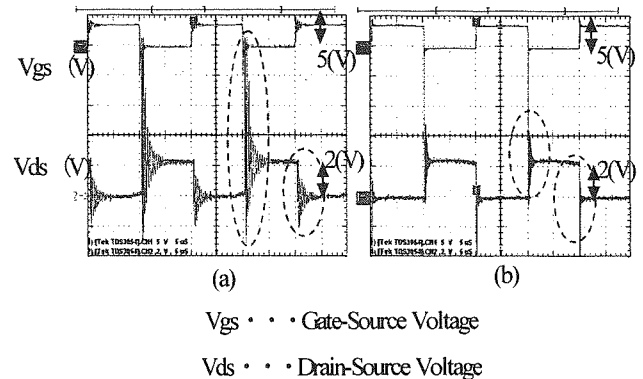


Fig.7 Comparative diagram of drain-source voltage.

6. DC/DC コンバータの製作とその特性

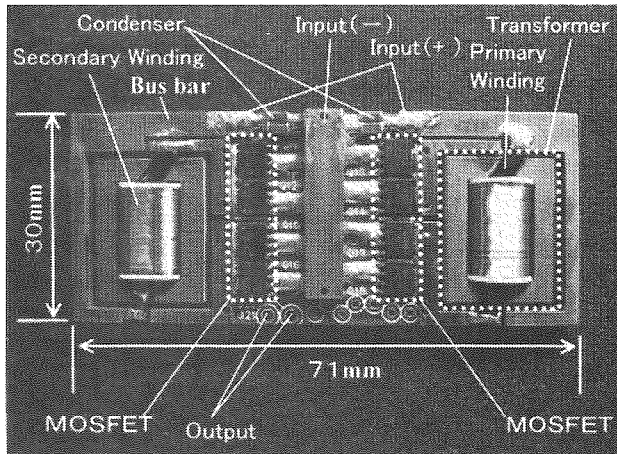
6.1 DC/DC コンバータの製作

図 8 (a) に実装された DC/DC コンバータの表面、(b) に裏面、(c) に側面の写真を示す。太陽電池セルからの出力電流は正負極の銅バーで受ける。負極バーは基板中央に位置している。負極バーの両側に MOSFET が 2 並列ずつ四組、また、その外側にトランスが二個、左右対称に配置されている。トランスは基板に貫通口を設け、落とし込んである。実装された基板の外形寸法は 71mm×30mm、厚さは 5.2mm である。回路基板の銅箔厚は 200 μ m とした。一次側の銅バーの厚さを 3mm とすることで、配線インピーダンスの低減を図った。これも V_{ds} のリンギング改善に寄与している。

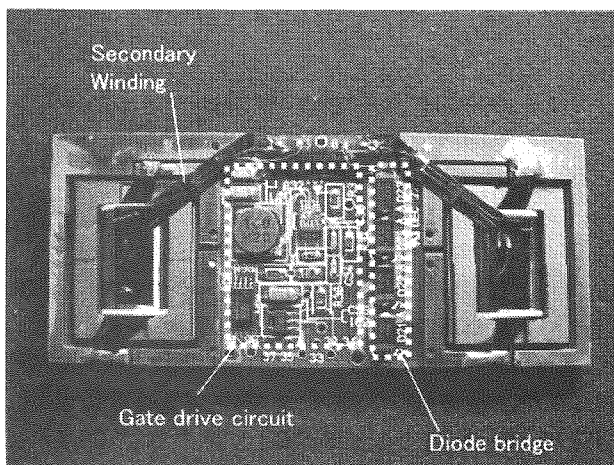
入力電圧が低いため、入力段の平滑コンデンサには、積層セラミックコンデンサを使用することができ、DC/DC コンバータの長期信頼性が向上する。スイッチ素子としては、近年性能向上が目覚しく進歩している 30V 耐圧の MOSFET (オン抵抗 3m Ω) を用い、片側 4 並列とした。並列数を増やしすぎると制御電力が増加し、ゲート電圧の立ち上りも鈍くなるために回路変換効率が低下する。

本回路は太陽電池の単一セルに一体的に搭載されることを想定しているため、1V 以下の低電圧でも起動、運転を行うことができてはならない。太陽電池入力端子に昇圧 IC を設けることで、1V 以下の電圧を約 5V に昇圧する。これにより、波形生成 IC およびゲート駆動回路(Gate drive circuit)を駆動することで、MOSFET の ON/OFF 制御を行う。

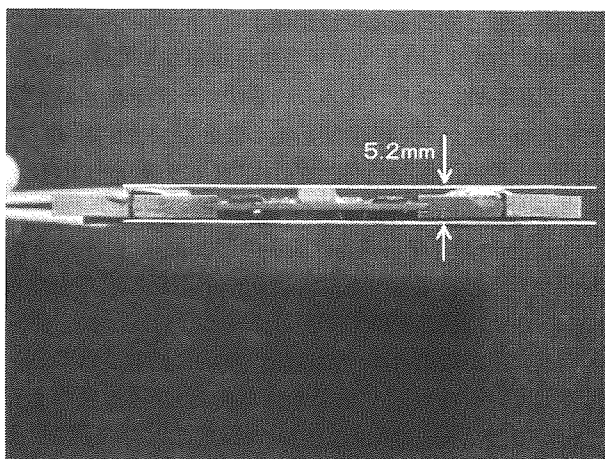
このとき同時に、デッドタイム生成回路にも電力が供給され、指定のデッドタイムにて制御が行われる。二次側は4個のダイオードフルブリッジ(Diode bridge)により整流されている。



(a) Top surface



(b) Rear surface



(c) Side surface

Fig.8 Prototype DC/DC Converter.

6.2 変換効率測定と結果

前項で作成した試作回路の変換効率を測定した。入力として太陽電池セルの代わりに直流電源装置、出力端には電子負荷装置を用いてインバータ負荷を模擬した。変換効率測定は電力計により、入力電圧、入力電流、出力電圧、出力電流を測定することで行った。図9に測定回路の概要図を示す。実使用下では日射強度が変動しているが、変動した入力に対して最適デューティ制御を行えばDC/DCコンバータとしての最適効率を実現できる。その効率は定電圧源を用いた本測定で把握できる。

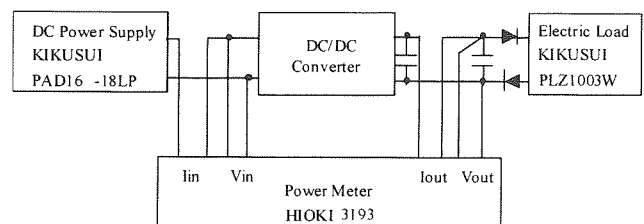
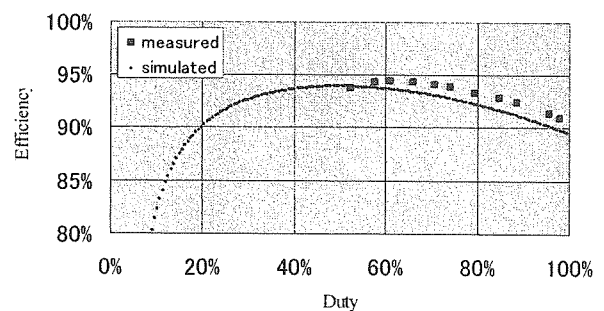


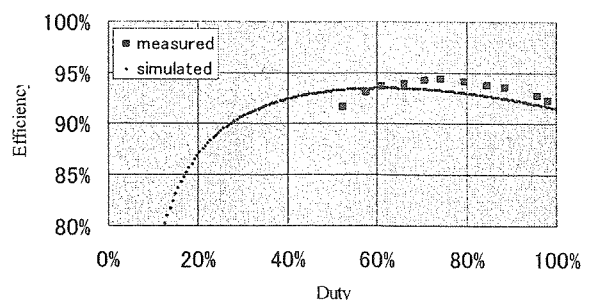
Fig.9 Conversion efficiency measurement circuit.

入力電力を一定としてデューティを変化させた場合の変換効率を測定した。入力電力が10W、15W、20Wの時の測定結果をシミュレーションによる計算値と一緒に、それぞれ図10の(a)、(b)、(c)に示す。

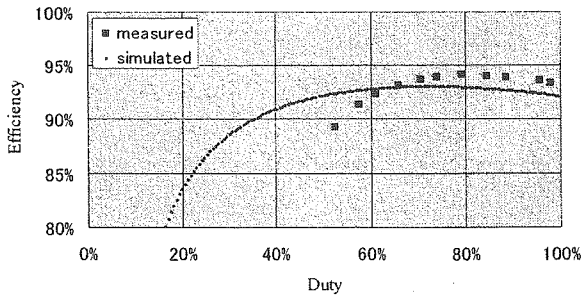
入力電力10Wでの測定結果ではデューティ60%で最高変換効率94.5% (シミュレーション値では、同様に50%で94.0%)が得られた。同様に15Wではデューティ74%で94.3% (シミュレーション値:62%で93.5%)。20Wではデューティ80%で94.1% (シミュレーション値:73%で93.0%)が得られ



(a) 10W input power.



(b) 15W input power.



(c) 20W input power.

Fig. 10 Measured conversion efficiency in comparison with simulated efficiency.

た。最高効率を与えるデューティはシミュレーションの方が10~17%小さめになっているが、効率の差は1%以内となっている。

6.3 加重平均効率

図11は図10の各入力電力での最高効率を集めてプロットしたものである。入力電力の変動に対して常に最適デューティで制御することができれば図11の変換効率特性が実現できることになる。シミュレーション結果は高入力側では実測値に対して1ポイント程度下回り、3W以下では数ポイント高めになっている。

図11の結果と式(1)より、加重平均効率を求めた。実測値による加重平均効率は93.8%となり、目標とした93%を達成した。また、シミュレーションによる加重平均効率は93.6%となった。

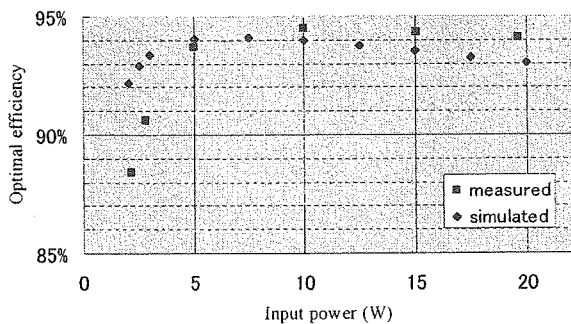


Fig. 11 Optimal efficiency curve.

7. まとめ

単一太陽電池セルと一体的に実装して太陽電池出力電圧を300倍に昇圧するための薄型で高効率なDC/DCコンバータを開発した。トレードオフの関係にある厚みと加重平均効率を両立するために、始めに、①回路全体の損失シミュレーションによる最適設計を行い、次に、②厚みと効率を追及する上で最もキーとなる部品であるトランスを独自に製作することにより、薄型化と一次巻線同士間の磁気的結合度を改善した。そして、③加重平均効率を最大化するデ

ューティ制御条件を把握した。これらの取り組みにより、基板実装状態での厚み5.2mmで加重平均効率93.8%を達成した。先行の研究例に比べ最高効率では若干下回るが、加重平均効率では上回るものと思われる。損失シミュレーションによる最適設計の可能性が確認できた点も大きな副次的成果と言える。

今後シミュレーションの精度を更に向上させることで、損失の要素別解析や、周波数・トランス数を変えた場合の検討など多面的な解析を進め、更なる薄型化と高効率化を目指したい。同時に太陽電池セルとの一体化への実装法の開発及びインバータ回路の開発についても取り組む所存である。

参考文献

- 1) K.Saito, M.Sano, H.Otoshi, A.Sakai, S.Okabe, and K.Ogawa "High Efficiency Large Area Solar Cells Using Microcrystalline Silicon" WCPEC-3, Osaka, Japan, 2003
- 2) Kimitoshi Fukae, Akiharu Takabayashi, Shigenori Itoyama, Ichiro Kataoka, Hidehisa Makita, Masaaki Matsushita, Takaaki Mukai, Nobuyoshi Takehara, Masaki Konishi "Proposal of unique PV system for large-scale photovoltaic power generation system", WCPEC-3, 2003
- 3) Kimitoshi Fukae, Akiharu Takabayashi, Shigenori Itoyama, Ichiro Kataoka, Hidehisa Makita, Masaaki Matsushita, Takaaki Mukai, Nobuyoshi Takehara, Masaki Konishi "Development of Weather Resistant Solar Cell and its Installation System", 1st MOPVC, Ulaanbaatar, Mongolia, 2001
- 4) 財団法人電力中央研究所、平成10年度 新エネルギー・産業技術総合開発機構委託業務成果報告書、太陽光発電システム実用化技術開発、「太陽光発電利用システム・周辺技術の研究」(ACモジュール用周辺装置の研究)、平成11年3月
- 5) M.Wuest, P.Toggweiler, J.Riatsch, "Single Cell Converter System", IEEE, First World Conference on PV Energy Conversion, Hawaii, 1994
- 6) T.Mayer, H.Schmidt, P.Toggweiler, J.Riatsch, M.Weng, D.Guillardeau "Single Cell Module Integrated Converter System (SCMIC)", 14th European Photovoltaic Solar Energy Conference, Barcelona, 1997
- 7) T.Mayer, H.Schmidt, P.Toggweiler, D.Ruoss, J.Riatsch, R.Schmidt, M.Weng, D.Guillardeau "Single Cell Module Integrated Converter System (SCMIC)", 2nd World Conference and Exhibition on Photovoltaic Solar Energy Conversion, Vienna, 1998
- 8) 国吉真照、篠原裕文、北條誠一「日射強度別日射量分布とPVインバータの加重平均効率」平成4年電気学会全国大会、pp.12-159
- 9) 瀬在勇司、「電源トランス用コアPC95材」、TDK株式会社ホームページ。